

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-045811

(43)Date of publication of application : 14.02.2003

(51)Int.Cl.

H01L 21/205
C23C 16/30

(21)Application number : 2001-231330

(71)Applicant : HITACHI KOKUSAI ELECTRIC INC

(22)Date of filing : 31.07.2001

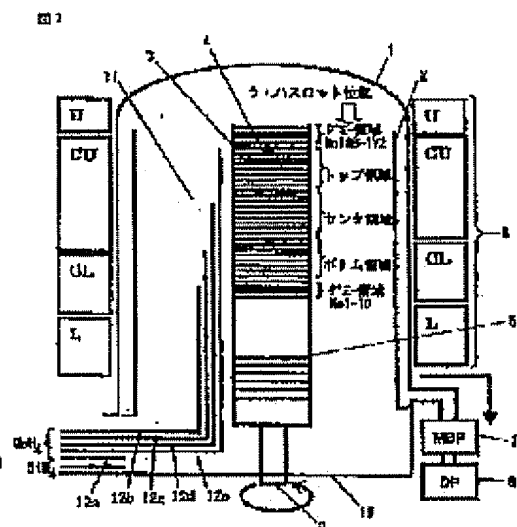
(72)Inventor : NODA TAKAAKI
MORIYA ATSUSHI

(54) METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE AND WAFER PROCESSING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a semiconductor device and a wafer processing system for forming silicon germanium film excellent in film thickness and germanium ratio in-plane and plane-to-plane uniformity by a low-pressure CVD method by using mono-silane and mono-germanium.

SOLUTION: The method for manufacturing a semiconductor device and the wafer processing system comprises the steps of: applying gas including mono-silane and mono-germanium to the surface of the wafer 4 loaded on boats 3 in a reactor furnace 11 heated with a heater 6; depositing polysilicon germanium film on the surface of the wafer 4; and feeding the mono-germanium into a reactor 11 through a plurality of nozzles 12a to 12e having different lengths in the reactor 11.



1...トップカバー、2...インナーチャンセル、3...ボート、
4...ウエハ、5...加熱板、6...ヒータ、7...モノシランガス供給ポンプ、
8...ドライポンプ、9...ボート回転軸、10...ガス供給系、
11...反応炉、12a~12e...ノズル

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(11)特許出願公開番号

特開2003-45811

(P2003-45811A)

(43)公開日 平成15年2月14日(2003.2.14)

(51) Int.Cl.⁷

識別記号

F I

テ-マ-ト- (参考)

H01L 21/205

H O 1 L 21/205

4 K 0 3 0

C 2 3 C 16/30

C 2 3 C 16/30

5 F 0 4 5

審査請求 未請求 請求項の数2 O.L (全 5 頁)

(21)出願番号 特願2001-231330(P2001-231330)

(22)出願日 平成13年7月31日(2001.7.31)

(71)出題人 000001122

株式会社日立国際電気

東京都中野区東中野三丁目14番20号

(72) 発明者 野田 孝晴

東京都中野区東中野三丁目14番20号 株式
会社日立国際電気内

(72) 発明者 森谷 敦

東京都中野区東中野三丁目14番20号 株式
会社日立国際電気内

(74) 代理人 100075753

弁理士 和泉 良彦 (外1名)

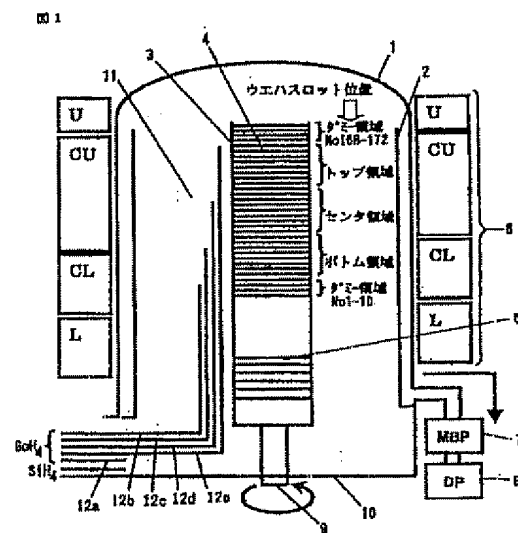
[最終頁に続く](#)

(54)【発明の名称】 半導体デバイスの製造方法および基板処理装置

(57) 【要約】

【課題】モノシランとモノゲルマンとを使用して、減圧CVD法によって、膜厚およびゲルマニウム比率の面内・面間均一性が良好なシリコンゲルマニウム膜を基板上に形成する半導体デバイスの製造方法および基板処理装置を提供すること。

【解決手段】ヒータ６によって加熱された反応炉１内のポート３に搭載されたウエハ４に、減圧下、モノシランとモノゲルマンとを含有するガスを作用させて、ウエハ４の表面にポリシリコンゲルマニウム膜を堆積させる半導体デバイスの製造方法および基板処理装置において、反応炉１内の長さの異なる複数本のノズル１２a～１２eを通してモノゲルマンを反応炉１内に途中供給することを特徴とする半導体デバイスの製造方法および基板処理装置を構成する。



- 1…アウターチューブ、2…インナーチューブ、3…ポート、
4…ウエハ、5…断絶板、6…ヒータ、7…メカニカルブースタポンプ、
8…ドライポンプ、9…ポート回転軸、10…ステンレス製蓋、
11…反折部、12a～12c…ノズル

【特許請求の範囲】

【請求項 1】 反応ガスとしてモノシランとモノゲルマンとを使用し、反応炉内において、減圧 CVD 法により、基板上にポリまたはアモルファスシリコンゲルマニウムを成膜する半導体デバイスの製造方法において、前記モノゲルマンを長さの異なる複数本のノズルを用いて前記反応炉内に途中供給することを特徴とする半導体デバイスの製造方法。

【請求項 2】 基板を処理する反応管と、前記基板を加熱するヒータと、前記反応管内にモノシランを供給するノズルと、前記反応管内にモノモノゲルマンを供給するノズルとを有し、前記モノモノゲルマンを供給するノズルは、長さの異なる複数本のノズルからなることを特徴とする基板処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体デバイスの製造方法および基板処理装置に関し、特に、減圧 CVD 法（化学気相堆積法）によって、ポリまたはアモルファスシリコンゲルマニウムを成膜する半導体デバイスの製造方法および基板処理装置に関する。

【0002】

【従来の技術】 IC、LSI 等の半導体デバイスを製造する工程においては、減圧 CVD 法（化学気相堆積法）によって、基板上に薄膜を成膜することが行われている。そのような成膜工程の中の一つとして、減圧 CVD 法によって、ポリシリコンゲルマニウム膜を MOS トランジスタのゲート電極部分に形成することが試されている。

【0003】 従来、MOS トランジスタのゲート電極部分にはシリコンが使用されてきたが、近年のゲート絶縁膜の薄膜化に伴い、ゲートにバイアス電圧を印加した際のゲートの空乏化や、熱処理工程におけるドーパントの電極からチャンネル部分への突き抜けが、デバイス特性を悪化させる大きな問題点となっていた。上記の問題点は、シリコンに代えてシリコンゲルマニウムを用いることによって大幅に改善されることが判明している。

【0004】

【発明が解決しようとする課題】 シリコンに代えてシリコンゲルマニウムを用いた場合、同じ成膜条件下（500℃）での成膜速度は、シリコンの場合と比較して、ゲルマニウム比率が 20% の時で約 6 倍、ゲルマニウム比率が 30% の時で約 14 倍に増加する。それに伴い、反応炉内を通過する際の反応ガスの消費量も増加し、その消費量の増加割合は、シリコンよりもゲルマニウムのほうが 1 cm³ あたりの質量が 2、3 倍程度大きいため顕著である。ゲルマニウムの原料ガスであるモノゲルマンを反応炉下部から 1 本のノズルで炉内に供給した場合、モノゲルマンの消費により、反応炉内の上流側と下流側でガス濃度が顕しく異なり、膜厚およびゲルマニウム比

率の面内・面間均一性は大幅に悪化する。

【0005】 本発明の目的は、上記課題を解決し、モノシランとモノゲルマンとを使用して、減圧 CVD 法によって、膜厚およびゲルマニウム比率の面内・面間均一性が良好なシリコンゲルマニウム膜を基板上に形成する半導体デバイスの製造方法および基板処理装置を提供することである。

【0006】

【課題を解決するための手段】 前記課題を解決するために、本発明は、請求項 1 に記載のように、反応ガスとしてモノシランとモノゲルマンとを使用し、反応炉内において、減圧 CVD 法により、基板上にポリまたはアモルファスシリコンゲルマニウムを成膜する半導体デバイスの製造方法において、前記モノゲルマンを長さの異なる複数本のノズルを用いて前記反応炉内に途中供給することを特徴とする半導体デバイスの製造方法を構成する。

【0007】 また、本発明は、請求項 2 に記載のように、基板を処理する反応管と、前記基板を加熱するヒータと、前記反応管内にモノシランを供給するノズルと、前記反応管内にモノモノゲルマンを供給するノズルとを有し、前記モノモノゲルマンを供給するノズルは、長さの異なる複数本のノズルからなることを特徴とする基板処理装置を構成する。

【0008】

【発明の実施の形態】 図 1 は、本発明の実施の形態例である基板処理装置の概要を示す。

【0009】 本発明の半導体デバイスの製造方法においては、反応ガスとしてモノシランとモノゲルマンとを使用し、反応炉 11 内において、減圧 CVD 法によって、基板であるウエハ 4 の上にシリコンゲルマニウム膜を成膜する半導体デバイスの製造方法において、図 1 に示すような長さの異なる多数本ノズル 12a ~ 12e を通してモノゲルマンを炉内に供給することを特徴とする。

【0010】 本発明がなされる前の予備的考察において、膜厚およびゲルマニウム比率の面内・面間均一性を良好（3% 以下）にするには、反応ガスの流れに沿って、成膜反応が始まる箇所から成膜が反応終わる箇所までの間で、モノシランガスおよびモノゲルマンガス、特に前述したようにモノゲルマンガスの消費を 10% 以下に保つことが必要であることが、経験上、認められている。

【0011】 モノゲルマンガスを反応炉 11 下部から 1 本のノズルで炉内に供給する形態で、モノゲルマンガスの消費を 10% 以下に保つために必要なモノゲルマン流量は、8 インチウエハ用の内径 26 cm で高さが 130 cm の反応管内で、成膜される部分の表面積（反応管内壁およびウエハ表面）と実際の成膜速度（実験値）を考慮して見積もると、ゲルマニウム比率 20% の場合約 140 sccm となる。実際は安全のために反応ガスを 10% 程度に希釈して用いるので、1400 sccm の希

積モノゲルマンを流すことになる。この時に必要なモノシラン流量はゲルマニウム比率20%で成膜温度が500℃の場合、約2800sccm（非希釈）である。ゲルマニウム比率をデバイス特性改善のためにもっと上げようすると、前述したようにゲルマニウム比率を上げると成膜速度は速くなるので、ゲルマニウム比率30%の時に、モノゲルマンガスの消費を10%以下に保つために必要なモノゲルマンおよびモノシランの流量はそれぞれ500sccm（実際は5000sccmの希釈モノゲルマン）および5000sccm（非希釈）となり、このような大流量のガスを流して、反応炉内を一般的なプロセス圧力（30～60Pa）にする場合には特大排気容量のポンプが必要であり現実的ではない。

【0012】これらの計算結果から、多数本ノズルを用いてモノゲルマンを炉内に途中供給し、モノゲルマンの消費を、反応ガスの流れに沿って、成膜反応が始まる箇所から成膜が反応終わる箇所までの間で、10%以下に保つことが、膜厚およびゲルマニウム比率の面内・面間均一性が良好なシリコンゲルマニウム膜の形成を行う上で重要であるといえる。本発明は、このような考察に基づいてなされたものである。なお、このような条件下で形成されたシリコンゲルマニウム膜はポリシリコンゲルマニウム膜であるが、これとは異なる条件下ではアモルファスシリコンゲルマニウム膜が形成される場合もある。

【0013】本発明に係る基板処理装置の一例として、反応ガスとしてモノシラン（ SiH_4 ）とモノゲルマン（ GeH_4 ）とを使用して、反応炉内でボートに複数枚のウエハを垂直方向に積層支持した状態で、炉体下部よりガスを導入し垂直方向に上昇させ、そのガスをを用いたCVD法により、前記ウエハ上に薄膜を形成する減圧CVD装置の構造概略図を図1に示す。

【0014】4ゾーンに分かれたヒータ6の内側に、反応炉11の外筒である石英製のアウトチューブ1およびアウトチューブ1内部の反応管であるインナーチューブ2が設置されており、この2種のチューブの間をメカニカルブースタポンプ7およびドライポンプ8を用いて真空引きしている。従って、インナーチューブ2内側に導入される反応ガスは、インナーチューブ2内を上昇し、2種のチューブ1、2の間を下降して排気される。ウエハ4が装填された石英ボート3はインナーチューブ2内に設置され、反応ガスにさらされた時に気相中およびウエハ4表面での反応により、ウエハ4上に薄膜が形成される。断熱板5はボート3と装置下部との間を断熱するためのものである。また、図1中、9はボート回転軸であり、10はステンレス製蓋である。

【0015】なお、ボート3には、ウエハ4を支持するスロットが合計172個設けられており、一番下のスロットから数えて10スロット目まではダミーのウエハ4が、11から167スロット目までは製品のウエハ4

が、168から172スロット目まではダミーのウエハ4が支持される。また、図1中のトップ領域、センタ領域、ボトム領域とは、それぞれ、129から167スロット目までの製品のウエハ4の存在する領域、37から128スロット目までの製品のウエハ4の存在する領域、11から36スロット目までの製品のウエハ4の存在する領域のことを示している。また、4つに分かれたヒータゾーンのうち、一番下のL（Lower）ゾーンは1スロット目より下側の、ウエハが殆ど存在しない領域に対応しており、下から二番目のCL（Center Lower）ゾーンは2から56スロット目までのダミーのウエハ4と製品のウエハ4とが混在する領域に対応しており、下から三番目すなわち上から二番目のCU（Center Upper）ゾーンは57から172スロット目までの製品のウエハ4とダミーのウエハ4とが混在する領域に対応しており、下から四番目すなわち一番上のU（Upper）ゾーンはそれより上側のウエハの存在しない領域に対応している。

【0016】モノゲルマン（ GeH_4 ）を反応炉11内に供給する石英ノズル12a～12eは長さが異なり、合計5本設けられており、12aはモノシラン（ SiH_4 ）を供給するノズルとともに炉口部（図中、左下）に設けられており、12b、12c、12d及び12eは、前記炉口部を通り、それぞれの噴出口が30スロット目、70スロット目、110スロット目及び150スロット目の位置に対応するように、設けられている。このような長さの異なる複数本ノズル12a～12eを用いることによって、モノゲルマンを反応炉11内に途中供給することができる。

【0017】また、断熱板5はLゾーンに対応するヒータ6よりも下側に設置される。

【0018】本発明に係る半導体デバイスの製造方法の一例として、図1に示した基板処理装置を用いる成膜手順を図2に示す。

【0019】まず反応炉11内を成膜温度に安定化させた後、基板であるウエハ4を装填したボート3を反応炉11内にロード（挿入）する。リアクター（反応炉11）内を排気し、ボート3やチューブ1、2に吸着した水分等を脱離させるために N_2 バージを行う。リアクター（反応炉11）内リークチェックを行った後、モノシランとモノゲルマンの流量を設定し、反応炉11内にガスを流して圧力を安定化させ成膜を行う。成膜が終了したら配管内を N_2 でサイクルバージし、 N_2 でリアクター内を大気圧まで戻す。大気圧に戻ったらボート3をアンロードし、ウエハ4を自然冷却する。最後にウエハ4をボート3から取り出す。

【0020】〔実施の形態例〕

（複数本ノズルを用いたモノゲルマンの途中供給）図1に例示した基板処理装置において、長さの異なる複数本ノズルを用いてモノゲルマンを反応炉内に途中供給することで、膜厚およびゲルマニウム比率の面内・面間均一

性が良好なポリシリコンゲルマニウム膜の形成が可能となる。

【0021】実際に実験を行った結果、得られた膜厚およびゲルマニウム比率の面内・面間均一性を、従来例をも含めて、モノゲルマン供給形態で比較して図3に示す。

【0022】図3中、「1ノズル」は従来例に該当する形態であり、この場合に、モノゲルマンのノズルは1本のみであり、その噴出口はモノシランの噴出口の近くにある。これに対して、「3ノズル」と「5ノズル」とは本発明における形態であり、3ノズルの場合に、3本のモノゲルマンのノズルの噴出口はモノシランの噴出口の近くと、ポート3の70スロット目の近くと、150スロット目の近くとにあり、5ノズルの場合に、5本のモノゲルマンのノズルの噴出口はモノシランの噴出口の近くと、ポート3の30スロット目の近くと、70スロット目の近くと、110スロット目の近くと、150スロット目の近くとにある。各噴出口からは、ほぼ等量のモノゲルマンが噴出するようになっている。

【0023】成膜温度は500℃、気相圧力は30Pa、ゲルマニウム比率は20%であり、モノゲルマンの（非希釈）全流量は、図3最下行（Total GeH₄流量で表示）に示したように、1ノズルの場合に50sccm、3ノズルおよび5ノズルの場合に58sccmである。モノシランおよびモノゲルマンは水素によって約10倍に希釈されて反応炉に供給される。

【0024】実験の結果得られた膜厚の面内・面間均一性およびゲルマニウム比率（Ge比率と表示）の面内・*

* 面間均一性は図中に示されている。

【0025】図3から明らかなように、多数本ノズルを用いてモノゲルマンを炉内に供給することで、1本のノズルのみで供給する形態（従来例）と比較して、大幅に膜厚およびゲルマニウム比率の面内・面間均一性が改善されていることが分かる。

【0026】

【発明の効果】本発明の実施によって、モノシランとモノゲルマンとを使用して、減圧CVD法によって、膜厚およびゲルマニウム比率の面内・面間均一性が良好なシリコンゲルマニウム膜を基板上に形成する半導体デバイスの製造方法および基板処理装置を提供することができる。

【図面の簡単な説明】

【図1】本発明に係る、反応ガスとしてモノシラン（SiH₄）とモノゲルマン（GeH₄）とを使用して薄膜を形成する減圧CVD装置の構造概略図である。

【図2】減圧CVD法による成膜手順を説明する図である。

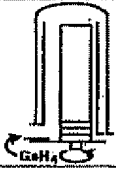


【図3】膜厚およびゲルマニウム比率の面内・面間均一性の、モノゲルマン供給形態での比較を示す図である。

【符号の説明】

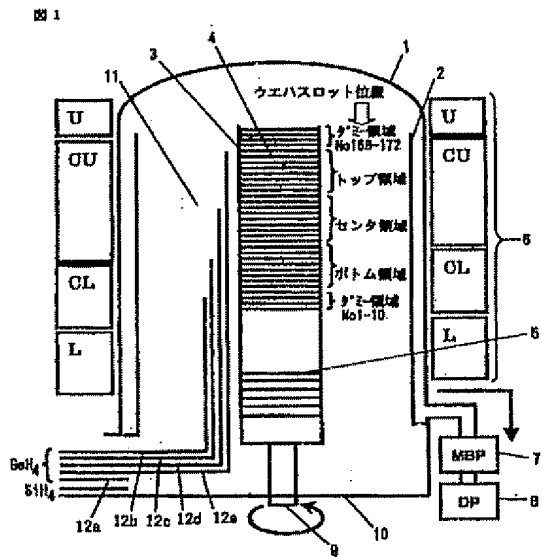
1…アウターチューブ、2…インナーチューブ、3…ポート、4…ウエハ、5…断熱板、6…ヒータ、7…メカニカルブースタポンプ、8…ドライポンプ、9…ポート回転軸、10…ステンレス製蓋、11…反応炉、12a…12e…ノズル。

【図3】

図3

		1ノズル	3ノズル	5ノズル
GeH ₄ 供給形態				
Ge比率 (20%) 500℃				
膜厚 均一性 (σ%)	面内	< 3%	< 2%	< 2%
	面間 (all over)	< 12%	< 3%	< 2%
Ge比率 (20%) 均一性 (σ%)	面内	< 2%	< 5%	< 1%
	面間 (all over)	< 9%	< 7%	< 3%
GeH ₄ 消費率[%]		27.8%	5.1%	4.7%
Total GeH ₄ 流量 [sccm]		50	58	58

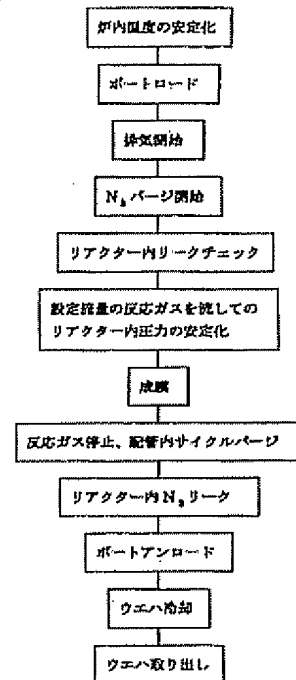
【図1】



1…アウターチューブ、2…インナーチューブ、3…ポート、
 4…ウエハ、5…断熱板、6…ヒータ、7…メカニカルブースタポンプ、
 8…ドライポンプ、9…ポート回転軸、10…ステンレス製蓋、
 11…反応炉、12a～12e…ノズル

【図2】

図2



フロントページの続き

Fターム(参考) 4K030 AA05 AA06 BA09 BA29 CA04
 EA03 EA06 FA10 KA04 KA49
 LA15
 5F045 AA06 AB01 AC01 AD09 AE19
 AF09 BB02 BB03 DP19 DP28
 DQ05 EC02 EE12 EF02 EF08
 EK22 EM08